

報道機関各位

2019年9月6日

株式会社ジードット

国立大学法人群馬大学

ジードット、群馬大学と共同で、AI技術によるカスタム LSI 設計環境の構築へ

株式会社ジードット（本社：東京都中央区、社長：松尾和利、以下「ジードット」）は、国立大学法人群馬大学（本部所在地：群馬県前橋市、学長：平塚 浩士、以下「群馬大学」）と共同研究契約を締結しました。ジードットの半導体設計技術と群馬大学の AI 技術との共同研究により、設計スキルを組み込んだ、高効率なカスタム LSI 設計環境の構築を目指します。

群馬大学大学院理工学府 電子情報部門 高井 伸和 准教授の研究室では、世界で初めて深層学習と強化学習を回路設計に応用した研究成果があります。またジードットは、世界で初めて実用的なセルベース単位（AnaCell）のアナログ回路設計手法を実現しています。このセルベース手法に、設計ノウハウを学習させた AI を適用することで、ブロックレベルのアナログ回路設計を自動化することが可能となります。

半導体におけるアナログ設計は、微小な入力信号を高精度に処理することが求められ、デジタル設計のように、自動化が進んでいません。設計では素子単位にパラメータを調整し、そのたびに数時間から数週間におよぶ高精度シミュレーションを実行し、確認しながら、半年から1年以上をかけて設計されています。

Society5.0 における IoT やセンサ、車載、AI 用のエッジなどの中核となるミックスドシグナル LSI 設計では、このアナログ部の設計期間や工数が、製品の開発期間や、製品のコストに大きく影響します。

群馬大学では、ニューラルネットワークの regression analysis model を適用し、オペアンプ回路の仕様（消費電力、直流利得、スルーレートなど 13 項目）から、個々のトランジスタのパラメータを高速に推定する手法を実現しました。

さらに、強化学習手法の Q-Learning により、既存の回路特性を数倍向上させることにも成功しました。これらの手法をジードットのセルベースの設計手法と回路設計ノウハウを組み入れることで、さらに探索範囲を大幅に削減することが可能となり、従来の最適化手法では困難であった、実設計に適用できるアナログ回路の自動化が可能となります。

AI 技術をアナログ設計に適用し、設計スキルを組み込んで高品質な自動化が実現することで、ミックスドシグナル LSI の設計期間、コストが削減され、ボトルネックが解消されることで、Society5.0 の早期の実現に向けて貢献できると確信しております。

■ 株式会社ジーダット (Jedat Inc.) 概要

所在地：東京都中央区湊 1-1-12 HSB 鐵砲洲

創 業：2004 年 2 月 2 日

資 本 金：760,109,810 円

代 表 者：代表取締役社長 執行役員 松尾 和利

U R L：<http://www.jedat.co.jp>

事業内容：半導体や FPD (Flat Panel Display) 向け CAD ソフトウェア (EDA) の研究、開発、
販売およびコンサルティング

■ 国立大学法人 群馬大学 概要

所在地：群馬県前橋市荒牧町四丁目 2 番地

代 表 者：学長 平塚 浩士

U R L：<http://www.gunma-u.ac.jp/>

■ 本件に関するお問い合わせ先

○ 株式会社ジーダット

営業企画部 小野 信任

TEL：03-6262-8400

○ 国立大学法人 群馬大学

理工学部庶務係

TEL：0277-30-1014

以上