

報道機関各位

2010年 10月 17日

株式会社ジーダット

パワーMOSFET、アナログ LSI 向け EM/IR Drop 解析ツール PowerVolt 販売に関するお知らせ

株式会社ジーダット(本社:東京都中央区、社長:石橋眞一、以下「ジーダット」)は、パワーMOSFET、アナログ LSI 向け EM/IR Drop 解析ツール PowerVolt の販売を開始いたしました。

PowerVolt は、レイアウト上のデバイス、配線、基板の配線抵抗、基板抵抗を実測値に極めて近い精度で算出し、デバイスを流れる電流(抵抗)を Spice モデル等から計算することで、レイアウト全体の電圧降下(IR Drop)、電流密度(EM)、電力密度(発熱、溶断)をビジュアルに分布図形式で表示します。

LSI のサイズや総消費電力の増大、製造プロセスの微細化につれて、電源を供給する配線構造も複雑化していることから、配線の抵抗成分によって電位降下を起こす IR ドロップの対策は、LSI の誤動作防止のため重要度が増しています。さらに、LSI の経年変化による性能劣化の問題も深刻になっており、中でも LSI 配線の微細化・薄膜化と回路の大規模化にともなう電力密度と電流密度の増大によって、エレクトロマイグレーションの問題が増大し、LSI 設計における信頼性を損なう原因となっています。

PowerVolt が主にターゲットとするパワーMOSFET は、大電流を扱うパワー半導体分野において中心的な存在で、その性能は電子機器のエネルギー効率や消費電力などへ直接影響する重要なデバイスです。バッテリーの長時間駆動のための低損失化、機器の小型化、スイッチング速度の向上、さらに大電力対応の要求が高まっています。PowerVolt はこうした課題に対処できる高精度 EM/IR Drop 解析ツールです。

PowerVolt は、基板、コンタクト、ビア周辺など複雑な形状に対しても高精度な抵抗計算が可能のため、従来の LPE ベースの解析ツールと比較して、実測値に極めて近い解析結果を得ることができます。また従来の解析ツールは、設計データの完成後でないと実行できず、設計の最終段階で問題箇所が見つかりと大幅な設計手戻りが発生し、設計遅延の原因となっていました。PowerVolt は、LVS/LPE の準備作業が不要なため、設計データが未完成の段階でも任意に実行でき、リスクが予見された段階でタイムリーに高精度な検証が可能です。さらにジーダットが提供する LSI レイアウト設計環境に統合されており、解析結果をダイレクトにレイアウトエディタ上にビューイングできるので、早期に問題箇所の特定と対策が可能となり、検証工程の大幅な短縮と信頼性向上につながります。

本製品は 10月 20日(大阪)および 22日(東京)に開催されるジーダットのプライベートショウ「EDA Fair 2010」にて展示・デモンストレーションを予定しています。

【特長】

- 独自の高速ソルバによる実測値に近い高精度検証
- LVS/LPE が不要なため、設計途中で任意に検証が可能
- レイアウトエディタから会話形式で容易に実行可能
- ビジュアルな結果表示

【用途】

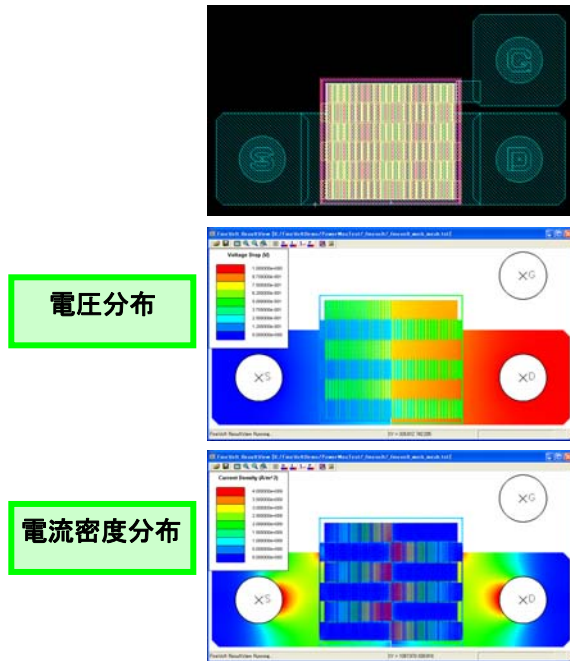
- パワーデバイス
- アナログブロック
- 電源配線

【機能】

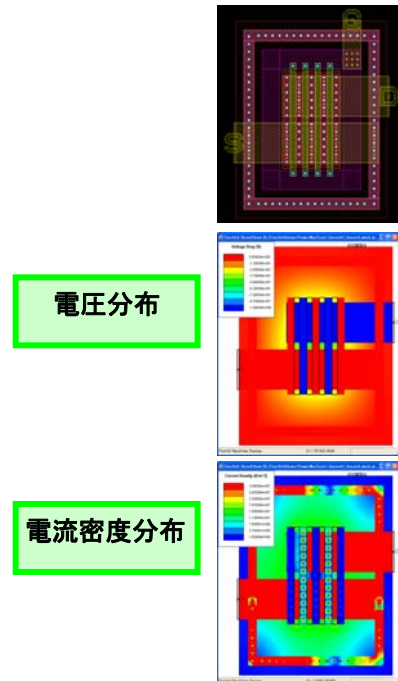
- 電圧降下、電流密度、電力密度算出
- 電位分布、電流分布、電流密度分布、電力密度分布の表示
- メタルおよび基板抵抗抽出による漏れ電流算出
- コンタクト、ビア電流密度分布表示
- 多様なデバイス内部抵抗（電流）算出定義
 - ① SPICEモデル指定、②ルックアップテーブルモデル、③計算式、④電流値
- DRC、LVS で検出できない配線経路異常、配線幅不足、ビア数不足などの検証
- 配線・デバイス認識機能
- 印加電圧・電流を任意に指定可能
- 用途別解析機能
 - パワーデバイス
 - ・ Ron（オン抵抗）、VOH/VOL（出力電圧）、IOH/IOL（出力電流）の算出
 - ・ 配線方式・PAD位置の検討
 - ・ 電流集中箇所の検出
 - ・ 逆起電力の過電流による影響の解析
 - ・ リーク電流、待機電流の解析
 - アナログブロック
 - ・ 配線、基板抵抗を考慮したシミュレーション
 - ・ 電圧降下による動作不良の解析
 - ・ 電流集中箇所の検出
 - 電源配線
 - ・ チップレベルの電源線の電圧降下、電流集中の解析
 - ・ 配線幅、配線経路、VIA数不足の検討

算出結果の分布表示例

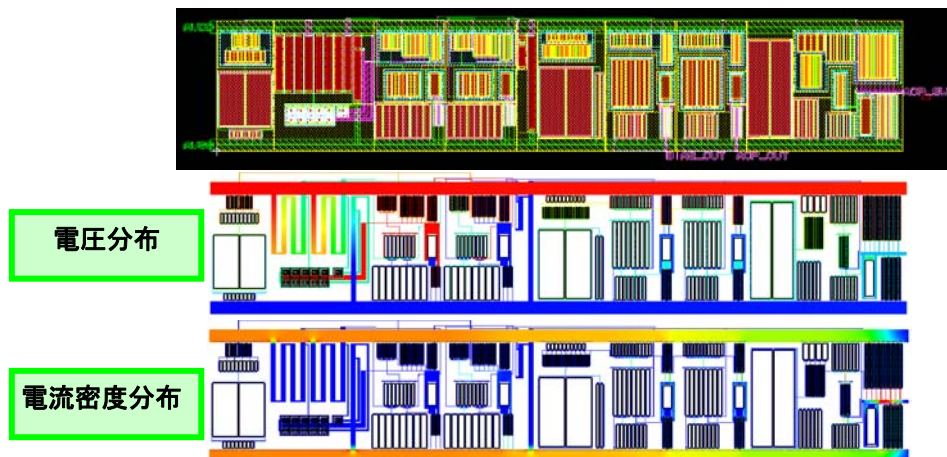
1. パワーMOSFET の解析例



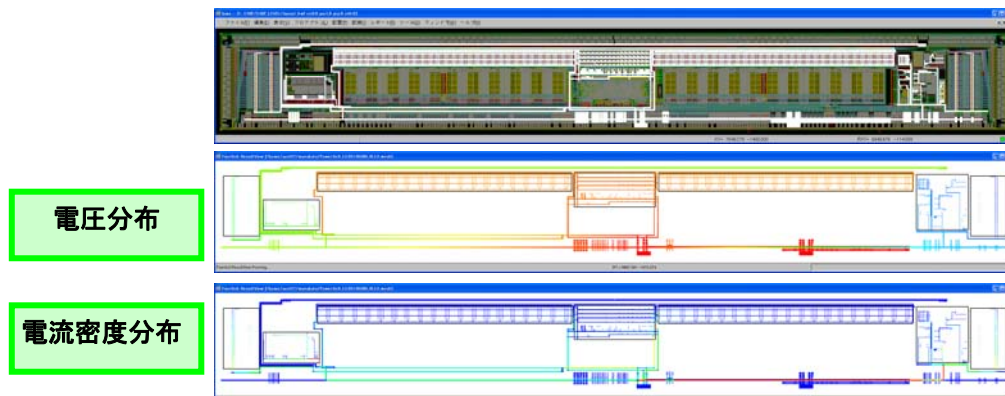
2. バルクの漏れ電流解析例



3. アナログ回路の解析例



4. 電源線の解析例



【パワーMOSFET とは】

パワーデバイス（電力用半導体素子）の一つで、電力機器向けの半導体素子で電力の変換や制御用に最適化され、通常の半導体素子に比べて高耐圧化、大電流化、高速・高周波化されているのが特徴です。パワーデバイスには、整流ダイオード、パワートランジスタ、パワーMOSFET、絶縁ゲートバイポーラトランジスタ（IGBT）、サイリスタ、ゲートターンオフサイリスタ（GTO）、トライアックなどがあります。

パワーMOSFETは、大電力のスイッチング用に設計されたMOSFET（MOS型電界効果トランジスタ）のことで、他のパワーデバイスと比較するとスイッチング速度が速く、低電圧領域での変換効率が高いため、200V以下の領域で、スイッチング電源や、DC-DCコンバータ等に用いられています。

バイポーラパワートランジスタに比べて、電圧駆動形素子のため駆動回路の電力ロスが小さく、また、多数キャリアデバイスであるため、高速スイッチングが可能で、スイッチング損失も少ない反面、耐圧が高くなるにしたがってオン抵抗が高くなるという問題があります。しかし、トレンチゲート・擬平面接合などの構造の工夫により、高耐電圧化、オン抵抗・スイッチング損失の低減をともに満足するものも開発されています。

【エレクトロマイグレーションとは】

LSI金属薄膜配線の信頼性に関わる問題で、電流が過度に流れることによって配線上の金属電子が移動し、金属の原子配列が乱れ、断線・短絡してしまう現象。電気伝導体の中で移動する電子と金属原子の間で運動量の交換が行われるために、イオンが徐々に移動することで材質の形状に欠損が生じるためです。その効果は電流密度・温度が高い場合に大きくなり、集積回路が微細化するにつれて、その影響が無視できなくなりつつあります。

【IR Drop とは】

LSIの消費電力の増大にともない電源配線上に生じる抵抗成分によるI（電流）とR（配線抵抗）の積つまりIR（ボルト）の電圧降下を言います。IRドロップは電源線で問題になることが多く、LSIのチップサイズや総消費電力の増大につれ、電源を供給する配線構造が複雑化しているためです。LSIの高集積化にともなって、電源端子と回路ブロックをつなぐ電源配線は長くなり、電源端子から遠距離にある回路ブロックで大きな電力を消費した場合、電流を供給する電源配線の抵抗が大きいと電圧降下を生じます。IRが大きくなると、回路ブロックの電源電圧が動作電圧以下になり、誤動作の原因となります。

■ 株式会社ジーダット (Jedat Inc.) 概要

所在地 : 東京都中央区日本橋人形町 2-26-5

設 立 : 2004 年 2 月 2 日

資本金 : 760,007,110 円

代表者 : 代表取締役社長 石橋眞一

事業内容 : 半導体や FPD 向けの CAD ソフトウェア (EDA) の研究、開発、販売およびコンサルテーション

URL : <http://www.jedat.co.jp>

■ 本件に関するお問い合わせ先

【報道機関】

株式会社ジーダット 経営企画部 田中憲一

TEL : 03-5847-0312

【お客様】

株式会社ジーダット 営業技術本部 小野信任

TEL : 03-5847-0314

以上