

報道機関各位

2010年 6月 11日

株式会社ジエダット

デバイス TEG 自動生成ツール TEGpert 販売に関するお知らせ

株式会社ジエダット（本社：東京都中央区、社長：石橋眞一、以下「ジエダット」）は、デバイス TEG 自動生成ツール TEGpert の販売を開始いたしました。

TEGpert は、ジエダットが得意としている自動レイアウト設計技術とパラメタライズド・セル機構を活用して、TEG 開発専用のツールとして新たに開発されました。TEGpert は、TEG 開発期間を大幅に短縮し、また同時にデータの再利用性を容易にして、仕様変更への柔軟な対応を可能にします。さらに自動化と再利用の容易性によって人的エラーによるミスマスクの作成を未然に防ぐことができるので、ウェア損失費用などコストの大幅な削減にもつながります。事前のユーザ評価では、従来数ヶ月程度要していた TEG 開発期間を 1/10 以下に短縮しました。

TEGpert には、TEG 設計に特化した自動配置配線機能のほか、測定器向けのドキュメント生成機能をはじめとしたユーティリティ機能も豊富に用意され、その相乗効果で TEG 開発の飛躍的な効率化と品質向上をもたらします。さらに、GUI ベースのパラメタライズド・セル機構は、スムーズで柔軟なデバイス開発を可能とし、格段に増した再利用性と合わせて、次世代プロセスへの移行を容易にします。

ジエダットでは、TEGpert の販売に合わせて、パラメタライズド・セルの作成・検証支援サービスを開始し、新規 TEG の開発や仕様変更などお客さまの開発作業を多面的にサポートいたします。

TEG を用いた評価は LSI の信頼性を得るための最も重要な方法です。故障メカニズムを解明し、その結果をフィードバックすることで、実デバイスでは不可能な温度や電圧など高ストレスを印加する限界テストが可能です。今後さらに LSI が高集積化するにつれ、TEG 評価の重要性はますます高まることが予想されます。

このように重要な TEG の開発ですが、従来は TEG 設計に特化したツールがなくマニュアル設計に依存しており、またデータの再利用性も低いため、仕様変更や新規プロセスを開発する毎に新たな TEG の開発が必要となり、開発期間が長期化していました。このため量産計画にまで影響を及ぼす場合があり LSI の開発工程全体でも無視出来ないリスク要因となっています。

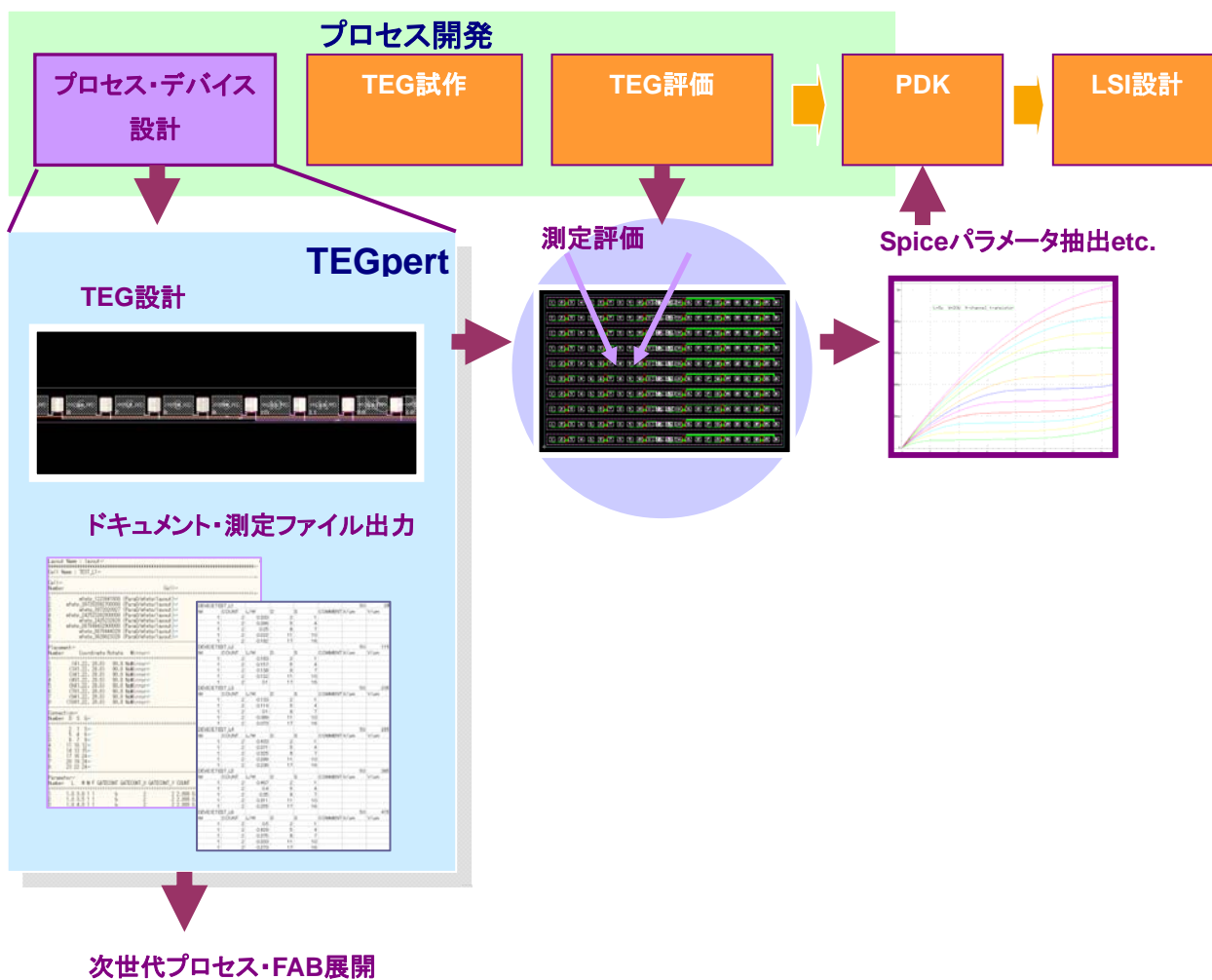
【特長・導入効果】

- TEG 開発期間を 1/10 以下に短縮 (マニュアル設計比)
- 人的エラーによるミスマスクおよびウェハ損失費用の防止
- パラメタライズド・セルによる新規プロセスでの再利用性向上と仕様変更への容易な対応
- TEG 生成仕様ドキュメント・測定ファイルの自動生成によるドキュメント業務の効率化

【機能】

- 測定対象デバイスの定義 (パラメタライズド・セルによる流用または新規定義)
- 測定対象デバイスの配置&調整
- プローブ用 PAD の配置&調整
- 測定対象デバイス・プローブ用 PAD 間の自動配線
- 測定装置に合わせたドキュメント・ファイル出力

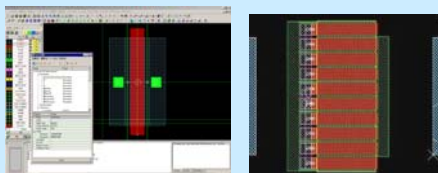
【TEGpert が対象とする TEG 設計の位置づけ】



【参考：TEGpert 適用フロー例】

デバイス定義

- GUI による容易なパラメータ定義
- 再利用可能なパラメタライズド・ライブラリ
- トランジスタ、チェーン抵抗、配線抵抗、容量等のデバイスパターンに対応
- 既存資産データ (GDS II) の再利用が可能



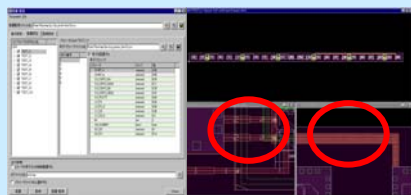
テストライン定義

- 対話形式によるテストライン (デバイス自動配置)、プローブライン (PAD自動配置) の生成仕様の定義



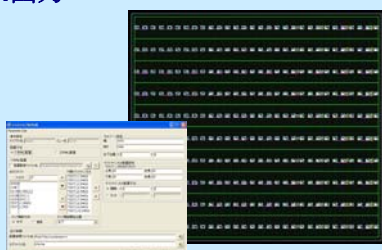
テストライン生成

- デバイスの自動配置、プローブライン生成 (プローブ用パッドの自動配置)、デバイス・パッド間の自動配線
- CSV ファイルを利用した自動生成



テストチップ生成

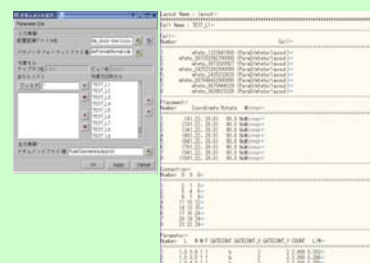
- テストライン自動配置、テストチップ自動生成
- GDSII出力



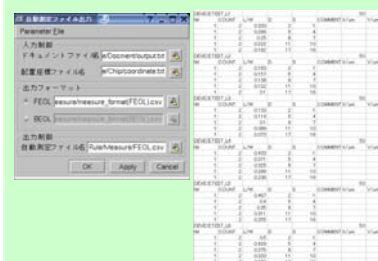
関連情報の出力

- TEG 生成仕様ドキュメント&測定ファイルの生成
- デバイスに定義されたパラメータ情報をドキュメント化

ドキュメント出力例



測定ファイル出力例



※TEG とは

TEG (Test Element Group) とは、LSI に発生する設計上や製造上の問題を見つけ出すための評価用素子。LSI のプロセス開発、設計、製造などの各段階で発生する問題点の要因を究明するため、LSI を構成する素子や構造の一部を切り出したり、原因の究明に適した専用回路を構成することで、早期に原因を究明できるようにします。実装技術の確認、材料開発、パッケージ開発、検査技術開発などに使用されます。

微細化・複雑化する LSI (大規模集積回路) の信頼性向上には、LSI 自体の評価だけでなく、LSI を構成しているトランジスタ、容量、配線など個別素子レベルで問題点を絞り込む必要があります。TEG はこうした基本設計・新材料・基本プロセスの信頼性評価に非常に有効な手段です。

■ 株式会社ジーダット (Jedat Inc.) 概要

所在地 : 東京都中央区日本橋人形町 2-26-5
設立 : 2004 年 2 月 2 日
資本金 : 760,007,110 円
代表者 : 代表取締役社長 石橋眞一
事業内容 : 半導体や FPD 向けの CAD ソフトウェア (EDA) の研究、開発、販売およびコンサルティング

■ 本件に関するお問い合わせ先

【報道機関】

株式会社ジーダット 経営企画部 田中憲一
TEL : 03-5847-0312

【お客様】

株式会社ジーダット 営業技術本部 小野信任
TEL : 03-5847-0314

以上