

報道機関各位

2010年 6月 11日

株式会社ジータット

## 米 ATopTech 社との事業提携に関するお知らせ

株式会社ジータット（本社：東京都中央区、社長：石橋眞一、以下「ジータット」）は、ATopTech Inc.（本社：米カリフォルニア州サンノゼ、CEO：Jue-Hsien Chern、以下「Atoptech」）との間で事業提携いたしました。

事業提携の内容は以下の通りです。

- ・ 両社相互の LSI 設計ツール間のインターフェース開発
- ・ 大規模高速自動レイアウト&カスタムデザイン混在 LSI 設計環境の提供

大規模・高速デジタル自動配置配線ツールを提供している ATopTech とアナログ/カスタム LSI 向けの設計環境を提供しているジータットが提携することで、相互に補完関係ができ、デジタル・アナログ/カスタムを含む大規模かつ多様な混載チップに対して、統合バックエンド環境を実現できます。

電子機器の小型化・多機能化・低消費電力化・コスト低減の潮流により、その実現に欠かせないデジタル・アナログ/カスタム混載 LSI ですが、特に近年、DRAM、フラッシュメモリ、CMOS センサーなど大規模・高速デジタル部とアナログ要素を含んだキーデバイスが大きな市場を形成しており、今後とも大きな成長が期待されます。こうしたデバイスは、デジタル部とアナログ/カスタム部、各々の設計効率を追求するだけでなく、相互のタイミング調整や面積の最小化など、双方の整合性を保証しながら LSI 全体を組み上げることが重要なテーマとなっています。しかしながら、現状の自動配置配線ツールでは、トップレベルのバス配線やコンパクションなど、自動機能以外のマニュアル編集に関しては、満足できる性能・機能を持ったツールがなく TAT 短縮のネックとなっていました。

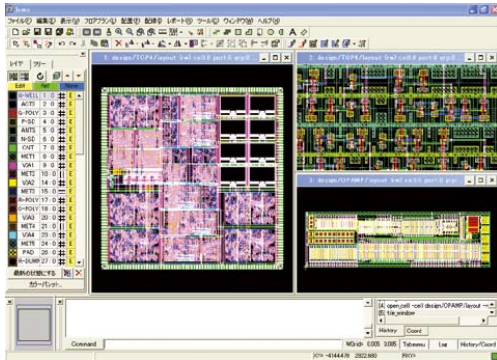
ジータットの「 $\alpha$ -SX シリーズ」は、強力な半自動配線・半自動コンパクション機能により、ブロック間配線が LSI 全体の性能・面積を左右するトップレベルマニュアル配線の設計効率を大幅に短縮します。他方、ATopTech は、デジタル主体の大規模 SoC 設計において、高精度フロアプランニング機能と自動配置配線機能に優れ、最新の高速化テクノロジーによって自動化設計の短縮効果を極めています。ATopTech のツールが全自動処理を行い、ジータットのツールがカスタム設計の効率化を担う補完関係が構築できました。

今回の提携で、デジタル設計およびアナログ/カスタム設計分野で業界をリードする両社ツール間のインターフェースを開発し、シームレスなデータ処理フローが構築できました。これによって設計者はデータの整合性を意識することなく両ツールの優位性を最大限に利用でき、単独ツールでは不可能な相乗効果を得て、設計期間を大幅に削減することが可能となります。

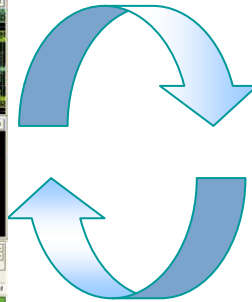
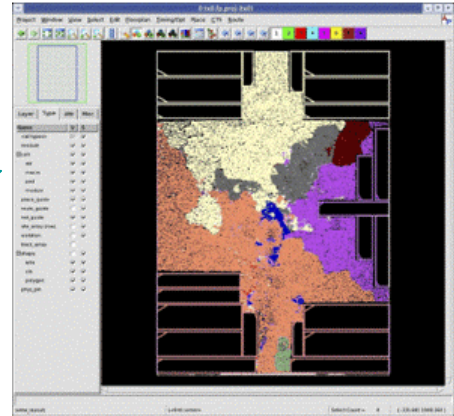
両社はすでに販売協力を開始しており、自社の既存のお客様に対して相互にツールを紹介するとともに、新規のお客様に対しては、両社の強みを活かしたトータルソリューションを提供すべく活動を行っております。

業界をリードするJedat とATopTech による統合バックエンド設計環境を実現  
アナログ/ カスタムデザイン+デジタル自動配置配線

ジーダットα-SX実行画面



ATopTech社Aprisa実行画面



**アナログ/ カスタム半自動・マニュアル設計**

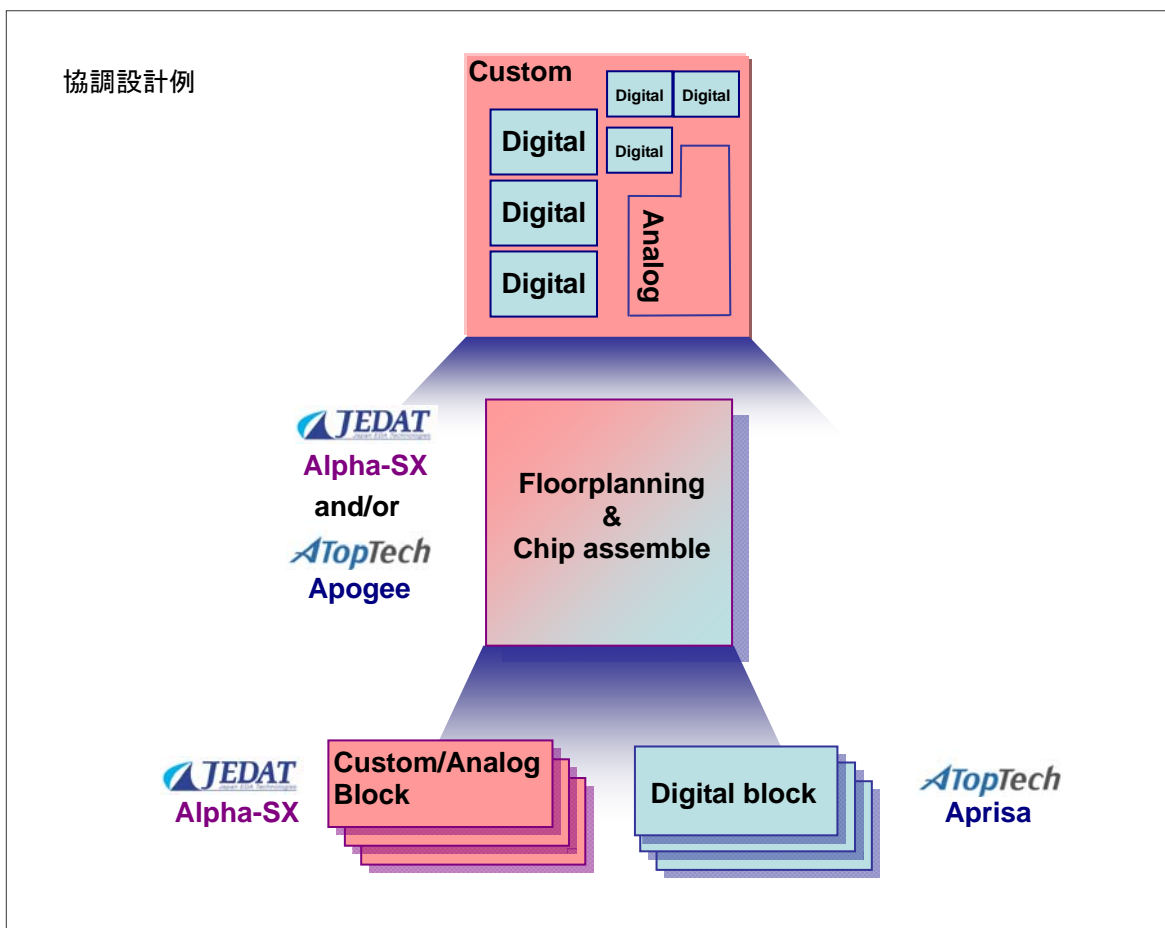
**カスタム設計のスタンダード**

- 半自動配線編集(バス配線、電源ラインなど)
- 大規模チップレベルデータの超高速ハンドリング
- 高精度フロアプラン・カスタム自動配置

**デジタル自動設計**

**次世代フィジカルソリューション**

- タイミング : 10-15%向上
- 面積 : 最大10%縮小
- 並列処理による大規模SoCの高速配置配線



## ■ ATopTech, Inc.概要

ATopTech は、LSI 向け自動配置配線ツールを提供する EDA ベンダで、米カリフォルニア州サンタクララに本社を置きます。自動配置配線ツール「Aprisa」は大規模 SoC の自動配置配線に威力を発揮し、既存のツールと比較してタイミングを 10 - 15%向上し、面積を最大 10%縮小することが可能です。さらにマルチスレッド、マルチコア、分散コンピューティングによる並列処理で大規模フラットネットリストの処理も可能となり、大幅な TAT 短縮を実現しました。既存の 0.35um から最先端の 28nm プロセスまで幅広く対応でき 65nm プロセスデザインを中心にすでに 30 以上のテープアウト実績があります。

所在地 : 3099 N. 1st Street, Suite 200 San Jose, CA 95134-2006 USA  
Tel: 408 550-2600 Fax: 408 550-2673  
設立 : 2004 年  
代表者 : Jue-Hsien Chern (CEO)  
URL : <http://www.atoptech.com/index.html>

## ■ 株式会社ジエダット (Jedat Inc.) 概要

ジエダットは、カスタム LSI 設計環境の「 $\alpha$ -SX シリーズ」を中心にアナログ LSI、パワーデバイス、液晶ドライバ、メモリなどカスタム LSI 向けの自動化ツールを提供しています。フロアプラン支援機能（階層操作、ピンアサイン、電源・バス配線等）やカスタムレイアウト向け自動配置配線ツールによって、従来自動化が難しかった領域に大きな進歩をもたらし、その結果 TAT を 1/3 に短縮した実績があります。全てのツールは制約ドリブン環境に集約され、設計ノウハウの蓄積と再利用に効果を発揮します。また、レイアウトエディタ「Ismo」は超大規模データの処理に適しており、大規模 SoC の編集処理などフィジカル設計全般の基本インフラとして、国内外の半導体メーカーで標準採用されています。

所在地 : 東京都中央区日本橋人形町 2-26-5  
設立 : 2004 年 2 月 2 日  
資本金 : 760,007,110 円  
代表者 : 代表取締役社長 石橋眞一  
URL : <http://www.jedat.co.jp>  
事業内容 : 半導体や FPD 向けの CAD ソフトウェア (EDA) の研究、開発、販売およびコンサルティング

## ■ 本件に関するお問い合わせ先

### 【報道機関】

株式会社ジエダット 経営企画部 田中憲一  
TEL : 03-5847-0312

### 【お客様】

株式会社ジエダット 営業技術本部 小野信任  
TEL : 03-5847-0314

以上